

PAT-NO: JP410282520A
DOCUMENT-IDENTIFIER: JP 10282520 A
TITLE: LIQUID CRYSTAL DISPLAY DEVICE
PUBN-DATE: October 23, 1998

INVENTOR-INFORMATION:

NAME

KASAI, TSUTOMU
INOUE, HIROYUKI
YAMAMOTO, HIDEAKI
KANEKO, TOSHITERU
AMANO, SATOSHI
TAKANO, TAKAO
OHARA, KAZUHIRO
SHIMAKURA, YOSHITAKA
HIDA, HIROYUKI
ANJO, KENJI
ARIYOSHI, TOMOYUKI
AIDA, TAKAHIRO
HORII, JUICHI

ASSIGNEE-INFORMATION:

NAME

HITACHI LTD

COUNTRY

N/A

APPL-NO: JP09084798

APPL-DATE: April 3, 1997

INT-CL (IPC): G02F001/136, G02F001/1343 , H01L029/786 ,
H01L021/336

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a liquid crystal display which is formed with tapers at signal lines in spite of extremely simple stages by providing

the device with signal lines formed with laminated films composed of alloy films consisting of Cr or essentially consisting of this Cr and ITO films.

SOLUTION: Video signal lines, drain electrodes 3D and source electrodes 3S comprise the laminated films formed by successively laminating the alloy films 3b of the Cr and Mo and ITO films 3b. In such a case, the video signal lines, drain electrodes 3D and source electrodes 3S may be formed with the prescribed patterns merely by using an etchant for the alloy film 3b of the Cr and Mo as the etchant. Namely, there is no need for respectively successively using the etchant for the ITO films 3b and the respective etchants for the alloy films 3b of the Cr and the Mo. Since the selective etching of the laminated films is executed while the ITO films 3b retreat, the breakage in the difference-in-level parts of pixel electrodes 8 riding over the source electrodes 3D consisting of the laminated films via protective films 7 may be prevented.

COPYRIGHT: (C) 1998, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-282520

(43) 公開日 平成10年(1998)10月23日

(51) Int.Cl.⁶
G 0 2 F 1/136
1/1343
H 0 1 L 29/786
21/336

識別記号
5 0 0

F I
G 0 2 F 1/136
1/1343
H 0 1 L 29/78
6 1 2 Z
6 1 6 K
6 1 6 U

審査請求 未請求 請求項の数 3 O L (全 13 頁) 最終頁に続く

(21) 出願番号 特願平9-84798
(22) 出願日 平成9年(1997)4月3日

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 笠井 勉
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72) 発明者 井上 博之
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72) 発明者 山本 英明
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(74) 代理人 弁理士 秋田 収喜

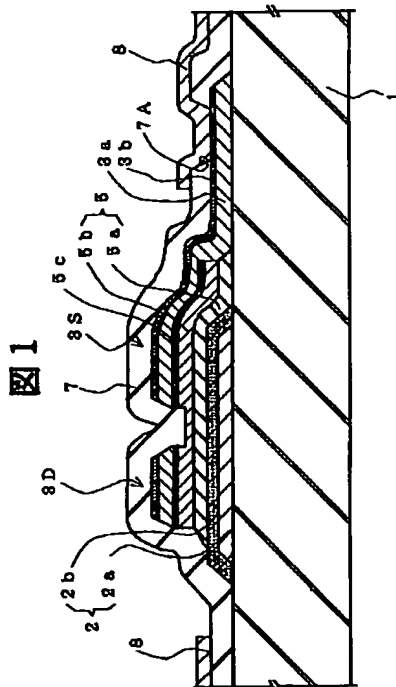
最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 信号線として適当な材料を選択できるとともに、極めて工程が簡単にも拘らず該信号線にテーパが形成されたものを得る。

【解決手段】 液晶を介して互に対向配置される透明基板のうち少なくともその一方の透明基板の液晶側の面に、各画素を駆動させるための信号線が形成されている液晶表示装置において、CrあるいはCrを主成分とする合金膜とITO膜との積層膜で形成された信号線が備えられている。



【特許請求の範囲】

【請求項1】 液晶を介して互いに対向配置される透明基板のうち少なくともその一方の透明基板の液晶側の面に、各画素を駆動させるための信号線が形成されている液晶表示装置において、

CrあるいはCrを主成分とする合金膜とITO膜との積層膜で形成された信号線が備えられていることを特徴とする液晶表示装置。

【請求項2】 液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の面に、薄膜トランジスタのドレイン電極およびソース電極を介して映像信号線からの映像信号が供給されるITO膜からなる画素電極を備えたものであって、

前記画素電極のソース電極に対する接続は、該画素電極の下層に形成された保護膜に設けられたコンタクト孔を通してなされている液晶表示装置において、

少なくとも前記ソース電極は、CrあるいはCrを主成分とする合金膜とITO膜との順次積層からなる積層膜で形成されていることを特徴とする液晶表示装置。

【請求項3】 映像信号線、薄膜トランジスタのドレイン電極およびソース電極は、それぞれ同一の材料からなり、CrあるいはCrを主成分とする合金膜とITO膜との順次積層からなる積層膜で形成されていることを特徴とする請求項2記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係り、たとえばアクティブ・マトリックス方式と称される液晶表示装置に関する。

【0002】

【従来の技術】アクティブ・マトリックス方式の液晶表示装置は、液晶を介して互いに対向配置される透明基板のうち一方の透明基板の液晶側の面に、x方向に延在しy方向に並設される走査信号線とこれら走査信号線に絶縁されy方向に延在しx方向に並設される映像信号線とで囲まれる各領域によって画素領域を構成している。

【0003】そして、それぞれの画素領域には、走査信号線からの走査信号の供給によってオンされる薄膜トランジスタと、このオンされた薄膜トランジスタを介して映像信号線からの映像信号が供給される透明のITO膜からなる画素電極とが形成されている。

【0004】このような液晶表示装置は、透明基板の表面の全域に形成した材料層を周知のフォトリソグラフィ技術による選択エッチングすることによって所定のパターンに形成する工程を数回繰返すことによって形成される各種材料の多層構造からなっている。

【0005】このため、最下層以外の材料層を除く他の材料層はその下層に形成された材料層の段差部を股ぐようにして形成され、たとえばこの材料層が信号線の場合にはその段差部の個所で断切れが生じてしまう場合があ

る。

【0006】この場合の対策の一つとして、たとえば、パターン化された材料層の外輪郭における側壁に透明基板側に末広がり状となるテーパを形成することによって、急峻な段差部が形成されるのを防止する構造のものが知られている。

【0007】

【発明が解決しようとする課題】しかしながら、このようなテーパを形成することは、そのための工程を特に必要として工程数の増加を招いたり、また、工程数の増加はないがたとえば本来的な機能を若干損なう覚悟で特別の材料を選定しなければならないというような不都合が指摘されていた。

【0008】本発明は、このような事情に基づいてなされたものであり、その目的は、信号線として適当な材料を選択できるとともに、極めて工程が簡単にも拘らず該信号線にテーパが形成された液晶表示装置を提供することにある。

【0009】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

【0010】すなわち、液晶を介して互いに対向配置される透明基板のうち少なくともその一方の透明基板の液晶側の面に、各画素を駆動させるための信号線が形成されている液晶表示装置において、CrあるいはこのCrを主成分とする合金膜とITO膜との積層膜で形成された信号線が備えられていることを特徴とするものである。

【0011】このように構成された液晶表示装置は、その信号線としてCrあるいはこのCrを主成分とする合金膜で形成され、それ自体は液晶表示装置の信号線としてたとえば抵抗値等を勘案して適当な材料とされる。

【0012】そして、この合金層の上面にITO膜を形成して、フォトリソグラフィ技術による選択エッチングをする場合のエッチング液としてはCrのエッチング液を用いるのみで所定のパターンを形成できるようになる。

【0013】この場合、所定のパターンに形成された信号線は、その側壁面において、透明基板側に末広がり状となるテーパが自動的に形成されるようになる。

【0014】このことから、信号線として適当な材料を選択できるとともに、工程が極めて簡単にも拘らず該信号線にテーパを形成することができるようになる。

【0015】

【発明の実施の形態】以下、本発明による液晶表示装置の一実施例を図面を用いて説明をする。

【0016】〔実施例I〕

全体の概略構成

図2に示すように、まず、矩形状の透明ガラス基板1が

ある。この透明ガラス基板1はいわゆるTFT基板と称されるもので、液晶を介していわゆるフィルタ基板と対向配置されるようになっている。

【0017】前記透明ガラス基板1の液晶側の面には、図中x方向に延在しy方向に並設される複数の走査信号線（ゲート信号線）2が形成され、これら各走査信号線2と絶縁されて図中y方向に延在しx方向に並設される複数の映像信号線（ドレイン信号線）3が形成されている。

【0018】これら走査信号線2と映像信号線3とで囲まれる矩形の各領域はそれぞれ画素領域（図中点線枠Aで示す）を構成し、この画素領域のそれぞれには、その領域の大部分を占めるようにして透明の画素電極が形成され、この画素電極の周辺に薄膜トランジスタおよび付加容量素子が形成されている。なお、この画素領域における詳細な構成は後に詳述する。

【0019】そして、これら各画素領域の集合によって表示領域（図中点線枠Bで示す）が形成され、前記走査信号線2のそれぞれの一端側（図中左側）はこの表示領域を越え透明ガラス基板1の一辺部にまで延在されて形成されている。

【0020】また、この透明ガラス基板1の一辺部にまで延在された走査信号線2は、その部分において線幅が大きく形成されることによってゲート端子部2Aが備えられている。このゲート端子部2Aは外付け部品となる図示しない走査駆動回路と接続される個所となっている。

【0021】さらに、映像信号線3においても、それぞれの一端側（図中上側）は前記表示領域を越え透明ガラス基板1の一辺部にまで延在されて形成されている。そして、この透明ガラス基板1の一辺部にまで延在された映像信号線3は、その部分において線幅が大きく形成されることによってドレイン端子部3Aが備えられている。このドレイン端子部3Aは外付け部品となる図示しない映像駆動回路と接続される個所となっている。

【0022】そして、このように構成されるTFT基板には、フィルタ基板がその外輪郭を図中一点鎖線Cの部分に位置づけられるようにして対向配置され、走査信号線2のゲート端子部2Aおよび映像信号線3のドレイン端子部3Aのそれぞれは該フィルタ基板から露呈されるようになっている。前記走査駆動回路および映像駆動回路との接続を容易にできるためである。

【0023】TFT基板とフィルタ基板は図中一点鎖線の部分においてスペーサを兼ねるシール材が介在されることによって互いに固着され、該TFT基板とフィルタ基板との間に介在される液晶を封止するようになっている。

【0024】なお、フィルタ基板は、その液晶側の面において、各画素領域に共通に透明な共通電極が形成されているとともに、対応する画素領域にはR（赤）、G

（緑）、B（赤）のうちのいずれかのカラーフィルタがたとえば樹脂材によって形成されている。

【0025】画素領域の構成

図3は、前記走査信号線と映像信号線とで囲まれる画素領域の構成を示す平面図である。なお、図中I-I線における断面図を図1に、VI-VI線における断面図を図4に、V-V線における断面図を図5に示す。

【0026】まず、図3において、図中x方向に延在しy方向に並設される走査信号線2が形成されている。この走査信号線2は、Al-Ti-Taの合金層2aで構成され、その表面は陽極化成されて Al_2O_3 の酸化膜2bが形成されている（図1参照）。この酸化膜2bは走査信号線2中に含まれるAlによるいわゆるヒロックの発生を防止するとともに、後述の映像信号線3に対する層間絶縁を強化する等のために設けられている。

【0027】そして、この走査信号線2上の一部（図中西画素領域の右上）は、薄膜トランジスタTFTの形成領域となっており、この部分にSiN膜5aとa-Si膜5bとが順次積層された積層膜5が形成されている。

【0028】この場合、積層膜5は走査信号線2に対する映像信号線3との交差部分にも延在されて形成され、この延在部は該映像信号線3に対する層間絶縁を強化できるようにしている。

【0029】前記積層膜5の上面に形成されたa-Si膜5bにドレイン電極3Dおよびソース電極3Sを形成することにより、走査信号線2の一部をゲート電極とし、その表面に形成された酸化膜（ Al_2O_3 ）2bをゲート絶縁膜とするMIS型のトランジスタが形成されることになるが、該ドレイン電極3Dおよびソース電極3Sはそれぞれ映像信号線3の形成と同時に形成されるようになっている（なお、薄膜トランジスタTFTのドレイン、ソースは本来その間のバイアス極性によって決定されるが、この明細書では、画素電極に接続される側の電極をソース電極として、他方をドレイン電極と定義する）。

【0030】すなわち、図中y方向に延在しx方向に並設される映像信号線3が形成されている。この映像信号線3の走査信号線2に対する交差部には、上述したようにSiN膜5aとa-Si膜5bとからなる積層膜5が形成され、また、走査信号線2の表面には酸化膜2bが形成されていることから、これら信号線の層間絶縁に関して高い信頼性を持たせることができるのは上述した通りである。

【0031】そして、この映像信号線3から延在されてドレイン電極3Dが一体に形成され、また、このドレイン電極3Dと離間されてソース電極3Sが形成されている。

【0032】この場合、ソース電極3Sは画素領域の一部にまで延在されて形成され、この延在部は後述する画素電極8とのコンタクトを図る端子部3Tとなってい

る。

【0033】映像信号線3、ドレイン電極3D、およびソース電極3Sは、この実施例では、特に、それぞれCrとMoとの合金膜3aとITO膜3bとを順次積層させた積層膜から構成されている。

【0034】この場合、映像信号線3、ドレイン電極3D、およびソース電極3Sは、フォトリソグラフィ技術による選択エッチングの際のエッチング液として、Crの

とMoとの合金膜3bのエッチング液（硝酸第二セリウムアンモニウムを用いるのみで、所定のパターンに形成することができる。すなわち、ITO膜3bのエッチング液、およびCrとMoとの合金膜3aの各エッチング液をそれぞれ順次使用する必要がないという効果を奏する。

【0035】そして、フォトリソグラフィ技術による選択エッチングは、そのマスクとしてフォトレジスト膜を用いることは周知であるが、このフォトレジスト膜はITO膜に対して極めて密着性が良好なことから、該映像信号線3、ドレイン電極3D、およびソース電極3Sの加工を精度よくできる効果を奏する。

【0036】また、前記積層膜の選択エッチングは、上層のITO膜3bが後退しながらエッチングされることが確かめられ、その下層のCrとMoとの合金膜3aは、図1に示すように、その側壁面が透明基板1側に末広がり状のテーパを形成するようにエッチングされるようになる。

【0037】このことは、図1に示すように、たとえば前記積層膜からなるソース電極3D（正確にはその端子部3T）を保護膜7を介して乗り越える画素電極8の段差部における断切れの防止を図ることができる効果を奏する。

【0038】さらに、CrとMoとの合金膜3aとITO膜3bとの順次積層からなる積層膜は、それ自体断切れに対して冗長性を有することが確認されている。

【0039】なお、薄膜トランジスタTFTのソース電極3Sおよびドレイン電極3Dはその下層のa-Si層5bとの間で、該a-Si層5bの表面にドーピングされた高濃度のn型不純物層5cを介することによってオーミック接続が図れるように構成されている。

【0040】この場合のn型不純物層5cは、a-Si層5bの形成の段階でその表面の全域に形成されており、ソース電極3Sおよびドレイン電極3Dを形成した後これら各電極自体をマスクとしてこれら各電極から露呈されている不要なn型不純物層5cをエッチングすることによりa-Si層5bと各電極3S、3Dとの間にのみ残存させることができる。

【0041】このように加工された表面には、その全域にわたってSiN膜からなる保護膜7が形成されている。この保護膜7は薄膜トランジスタTFTの液晶に対する直接の接触を回避しこれにより薄膜トランジスタ

TFTの特性の劣化を防止することを主たる目的で形成されている。

【0042】また、この保護膜7は、その一部において、薄膜トランジスタTFTのソース電極3Sの端子部3Tの一部を露呈させるためのコンタクト孔7Aが形成され、このコンタクト孔7Aを通して該ソース電極3Sと次に述べる画素電極8との接続が図れるようになって

いる。

【0043】ここで、この保護膜7は、該コンタクト孔7Aの側壁面にテーパ（透明ガラス基板1側に末広がりとなるテーパ）が形成されるように、図示はしていないがエッチングレートの遅いSiN膜とエッチングレートの速いSiN膜の順次積層からなる積層体からなっている。

【0044】そして、この保護膜7の上面には、各画素領域毎に独立した画素電極8が形成されている。この画素電極8はITO膜から構成され、上述したように前記コンタクト孔7Aを通して保護膜7下の薄膜トランジスタTFTのソース電極3Sとの接続が図れるようになっている。

【0045】この場合、ソース電極3D（正確にはその端子部3T）は、その側壁面にテーパが形成されていることから、保護膜7を介してこのソース電極3Sを保護膜7を介して乗り越える画素電極8の段差部における断切れの防止を図ることができる効果を奏することは上述した通りである。

【0046】また、この画素電極8は、前記薄膜トランジスタTFTのゲート電極を兼ねる走査信号線2とは異なる他の隣接する走査信号線2の一部に重畳できるように延在されて形成されている。

【0047】この延在部によって、画素電極8と前記他の隣接する走査信号線2との間には付加容量素子Caddが形成され、この付加容量素子Caddは該走査信号線2の表面に形成された酸化膜（ Al_2O_3 ）とその上面の保護膜7を誘電体膜とするものである。

【0048】この付加容量素子Caddは、薄膜トランジスタTFTがオフした際に、画素電極8に供給された映像信号を長く蓄積させておく等のために設けられている。

【0049】この場合の画素電極8は、映像信号線3と保護膜7を介して形成していることから、該映像信号線3との接触を憂えることなく大きな面積で形成することができるようになる。このため、いわゆる各画素領域の開口率を向上させることができるようになる。

【0050】なお、図示していないが、このように加工された表面には、その全域にわたって配向膜が形成され、この配向膜と直接に接触して配置される液晶の配向を規制できるようになっている。

【0051】ゲート端子部の構成

図6は、前記ゲート端子部2Aの一実施例を示す構成図

であり、同図(a)は平面図、同図(b)は同図(a)のb-b線における断面図である。

【0052】まず、透明ガラス基板1面において、走査信号線2から延在されて形成される端子部は、その材料自体であるAl-Ti-Taの合金層2aからなり、その表面に陽極化成による酸化膜(Al_2O_3)2bが形成されていないものとなっている。

【0053】そして、この端子部を充分覆うようにしてCrとMoとの合金膜3aとITO膜3bとの順次積層からなる積層膜3'が形成されている。この積層膜3'は、画素領域における映像信号線3の形成の際に、同一の材料で同時に形成されるようになっている。

【0054】さらに、この端子部には、その一部にまで画素領域における保護膜7が延在されて形成され、この保護膜7から露呈された前記積層膜3'の上にこの積層膜3'を充分に覆うようにしてITO膜8'が形成されている。このITO膜8'は画素電極8の形成と同時に形成されるようになっている。

【0055】ITO膜8'は比較的硬質の材料からなり、このITO膜8'に直接に接続される走査駆動回路の端子による押圧に充分に耐え得るように構成されている。

【0056】また、このITO膜8'は、上層にITO膜3bが形成されたCrとMoとの合金膜3aを下地層として形成されていることから、接触抵抗の低減が図れ信頼性ある端子部を構成することができるようになる。このことは、ソース電極3Sの端子部3Tにおいても同じである。

【0057】ドレイン端子部の構成

図7は、前記ドレイン端子部3Aの一実施例を示す構成図であり、同図(a)は平面図、同図(b)は同図(a)のb-b線における断面図である。

【0058】まず、透明ガラス基板1面において、映像信号線3が延在されて形成される端子部は、その材料自体であるCrとMoとの合金膜3aとITO膜3bとの順次積層からなる積層膜からなっている。

【0059】そして、この端子部には、その一部にまで画素領域における保護膜7が延在されて形成され、この保護膜7から露呈された前記積層膜の上にこの積層膜を充分に覆うようにしてITO膜8'が形成されている。このITO膜8'は画素電極8の形成と同時に形成されるようになっている。

【0060】このITO膜8'は、上層にITO膜3bが形成されたCrとMoとの合金膜3aを下地層として形成されていることから、接触抵抗の低減が図れ信頼性ある端子部を構成することができるようになる。

【0061】製造方法

上述した構成からなる液晶表示装置の製造方法の一実施例を図8を用いて説明する。

【0062】工程1。(図8(a))

透明ガラス基板1を用意し、この透明ガラス基板の表面の全域にたとえばスパッタリング方法によりAl-Ti-Taの合金層2aを厚さ300nmに形成する。

【0063】その後、フォトリソグラフィ技術による選択エッチングを行うことにより、同図に示すパターンで走査信号線2を形成する。

【0064】工程2。(図8(b))

走査信号線2を陽極化成することにより、その表面に酸化膜(Al_2O_3)2bを形成する。

10 【0065】この場合、酸化膜2bの厚さは約175nm程度とし、これにより、この酸化膜によって被われるAl-Ti-Taの合金層2aの厚さが約175nm程度とすることが望ましい。

【0066】工程3。(図8(c))

このように加工された透明ガラス基板1の表面に、たとえばプラズマCVD方法により、SiN層、i型のa-Si層、高濃度のn型のa-Si層を、それぞれ約220nm、約200nm、約30nmの厚さで順次形成する。

20 【0067】その後、フォトリソグラフィ技術による選択エッチングを行うことにより、同図に示すパターンからなる積層体5を形成する。この積層体はそれぞれ同一パターンのSiN膜5a、i型のa-Si層5b、高濃度のn型のa-Si層5cからなっている。

【0068】工程4。(図8(d))

このように加工された透明ガラス基板1の表面の全域に、たとえばスパッタリング方法により、CrとMoとの合金層、ITO膜を、それぞれ約200nm、約100nmの厚さで順次形成する。

30 【0069】その後、フォトリソグラフィ技術による選択エッチングを行うことにより、同図に示すパターンからなる映像信号線3、ドレイン電極3D、ソース電極3Sを形成する。

【0070】この場合の選択エッチングの際のエッチング液としては、CrのとMoとの合金膜3bエッチング液(硝酸第二セリウムアンモニウム)を用いるのみで、所定のパターンに形成することができる。特に、ITO膜3bのエッチング液、およびCrとMoとの合金膜3aの各エッチング液をそれぞれ順次使用する必要がなくなる。

40 【0071】工程5。(図8(e))

このように加工された透明ガラス基板1の表面の全域に、たとえばスパッタリング方法により、SiN膜を厚さ約300nmで形成する。

【0072】その後、フォトリソグラフィ技術による選択エッチングを行うことにより、SiN膜にソース電極3Sの端子部3Tの一部を露呈させるコンタクト孔7Aを形成し、同図に示すパターンからなる保護膜7を形成する。

50 【0073】工程6。(図8(f))

このように加工された透明ガラス基板1の表面の全域に、たとえばスパッタリング方法により、ITO膜を厚さ約140nmで形成する。

【0074】その後、フォトリソグラフィ技術による選択エッチングを行うことにより、同図に示すパターンからなる画素電極8を形成する。

【0075】〔実施例II〕図9は、本発明による液晶表示装置の他の実施例を示す画素領域の平面図である。

【0076】図3と対応する図であり、同一の機能を有する部分には同一の符号を付している。

【0077】図3と異なる部分は保護膜に形成するコンタクト孔7Aの位置にある。図3においては、薄膜トランジスタTFTのソース電極3Sの端子部3Tの略中央部を露呈させるようにしてコンタクト孔7Aを設けたものであるが、この実施例では、前記端子部3Tの一辺部が露呈するようにして設けられている。

【0078】これにより、図9のX-X線における断面図である図10に示すように、画素電極8は、透明ガラス基板1に直接接触している保護膜7A上を延在した後に、前記コンタクト孔7Aにおいて、ソース電極3Sと接続され、さらに保護膜8を乗り越えるようにして延在されて形成される。

【0079】ここで、特徴的な構造として、画素電極8は透明ガラス基板1に直接接触している保護膜7Aの段差部を股いでソース電極3Sと接続されることにある。その理由は、透明ガラス基板1に直接接触して保護膜7Aは、その界面において安定化が図れていることから、保護膜7Aのコンタクト孔7Aの側壁面におけるテーパを所望通りに形成でき、この部分の段差を股が画素電極8に断切れが生じることがないという効果を奏する。

【0080】ちなみに、保護膜8の下層にITO膜等の他の金属層が存在する場合、該金属層との接着の安定性が図れない場合があり、これが原因で該保護膜8のコンタクト孔7Aの内壁面に所定通りのテーパが形成されない場合（いわゆる逆テーパが形成される場合がある）があるからである。

【0081】なお、図9においては、実施例Iと異なり、映像信号線3が形成される部分に、SiN膜5aとa-Si膜5bとの積層体5が形成されている構成となっている。

【0082】このようにすることにより、映像信号線3が段差を股がない構成とするとともに、その下層の金属層がMoを含まないCrのみとした場合に、そのストレスによる弊害を除去することができるからである。

【0083】上述した実施例では、映像信号線3、ドレイン電極3D、およびソース電極3Sは、その下層の金属としてCrとMoの合金層を用いたものである。しかし、これに限定されることはなく、Moを含まないCrのみの金属層であってもよい。同様の効果を奏するからである。

【0084】また、上述した実施例では、走査信号線2は、その材料としてAlを用いその表面を陽極酸化したものである。しかし、これに限定されることはなく、映像信号線3等と同様に、CrとMoの合金層とITO膜との順次積層からなる積層膜、あるいはCr層とITO膜との順次積層からなる積層膜で形成してもよいことはいうまでもない。

【0085】

【発明の効果】以上説明したことから明らかなように、本発明による液晶表示装置によれば、信号線として適当な材料を選択できるとともに、極めて工程が簡単にも拘らず該信号線にテーパが形成されたものを得ることができるようになる。

20 【図面の簡単な説明】

【図1】本発明による液晶表示装置の一実施例を示す構成図であり、図3のI-I線における断面図を示す。

【図2】本発明による液晶表示装置の一実施例を示す全体概略構成図である。

【図3】本発明による液晶表示装置の画素領域の構成の一実施例を示す平面図である。

【図4】図3のVI-VI線における断面図である。

【図5】図3のV-V線における断面図である。

30 【図6】本発明による液晶表示装置のゲート端子部の一実施例を示す構成図である。

【図7】本発明による液晶表示装置のドレイン端子部の一実施例を示す構成図である。

【図8】本発明による液晶表示装置の製造方法の一実施例を示す工程図である。

【図9】本発明による液晶表示装置の他の実施例を示す平面図である。

【図10】図9のX-X線における断面図である。

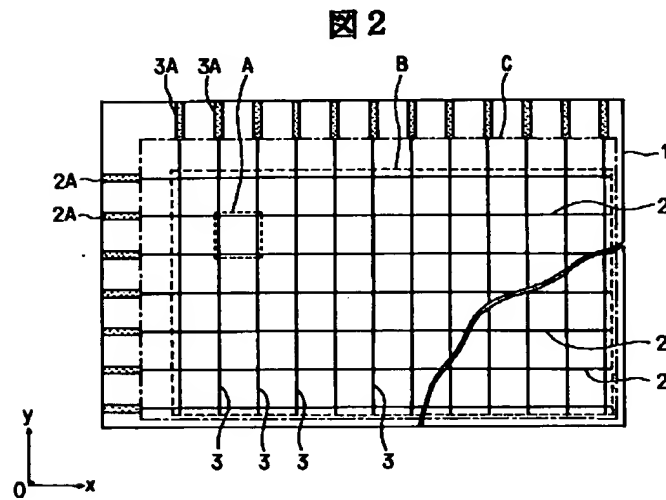
【符号の説明】

40 1…透明ガラス基板、2…走査信号線、2A…ゲート端子部、3…映像信号線、3A…ドレイン端子部、3a…CrとMoの合金層、3b…ITO膜、3D…ドレイン電極、3S…ソース電極、7…保護膜、8…画素電極、TFT…薄膜トランジスタ、Cadd…付加容量素子。

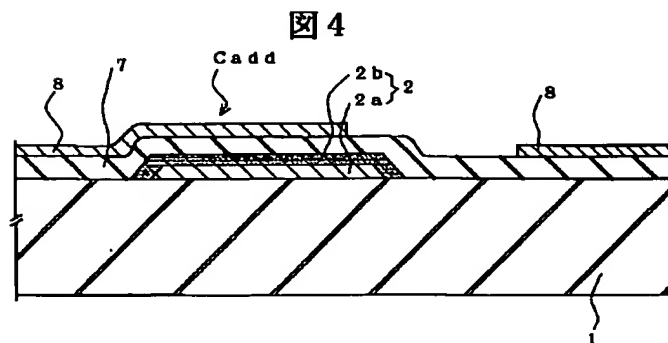
【図 1】



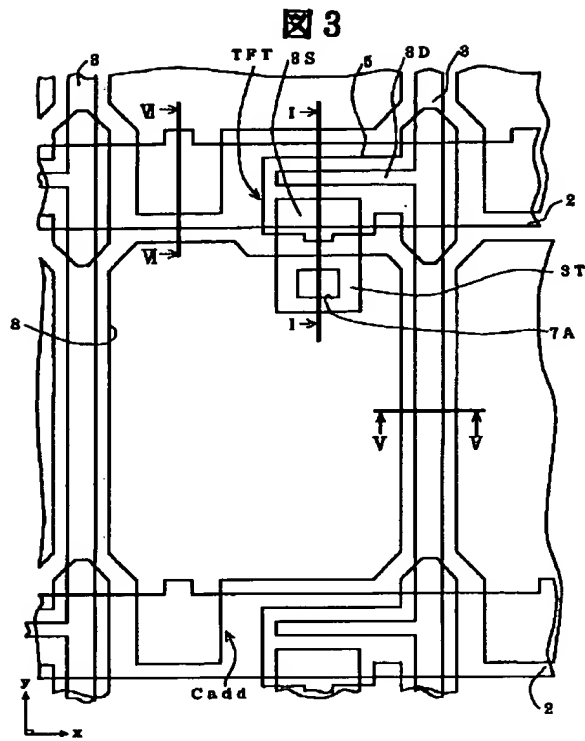
【図2】



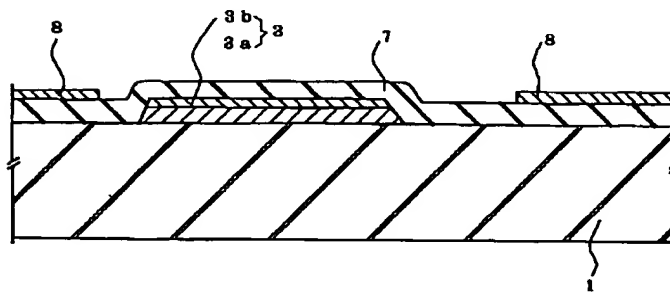
【图4】



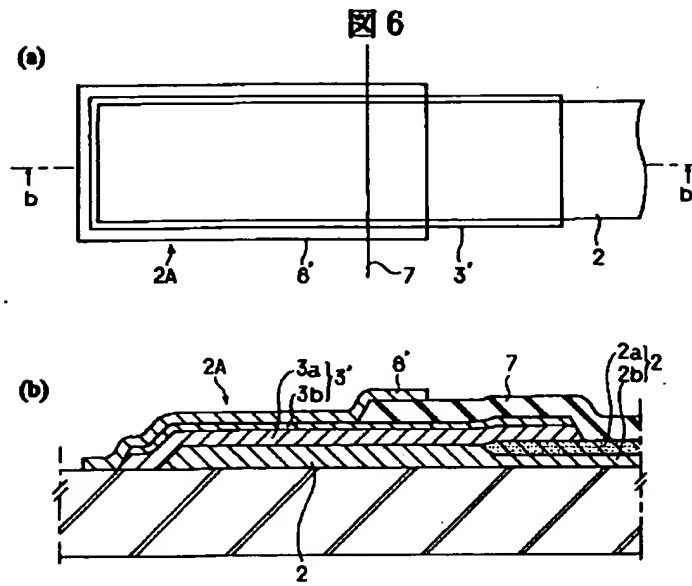
【図3】



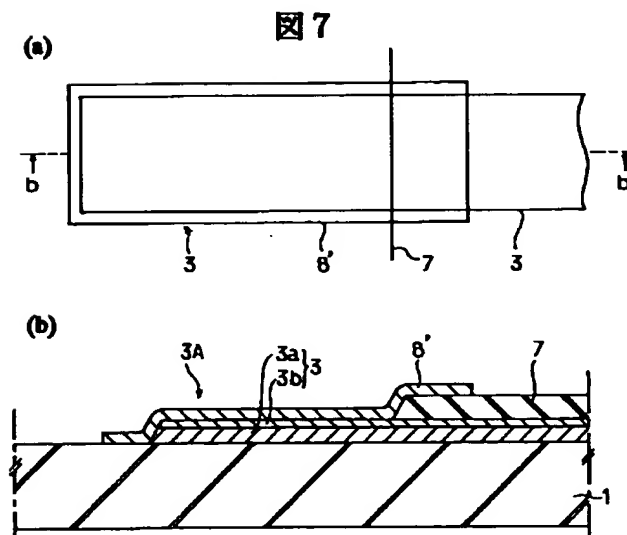
【図5】

図 5

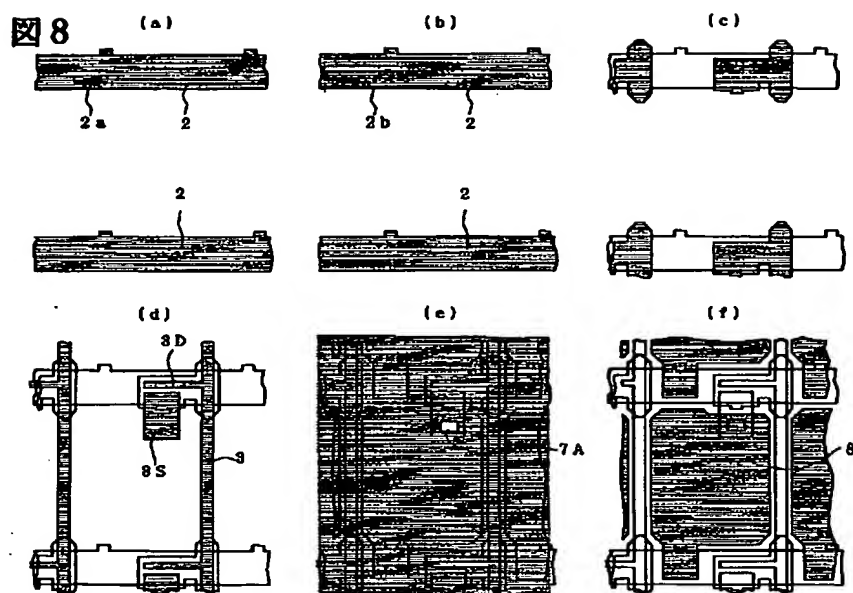
【図6】



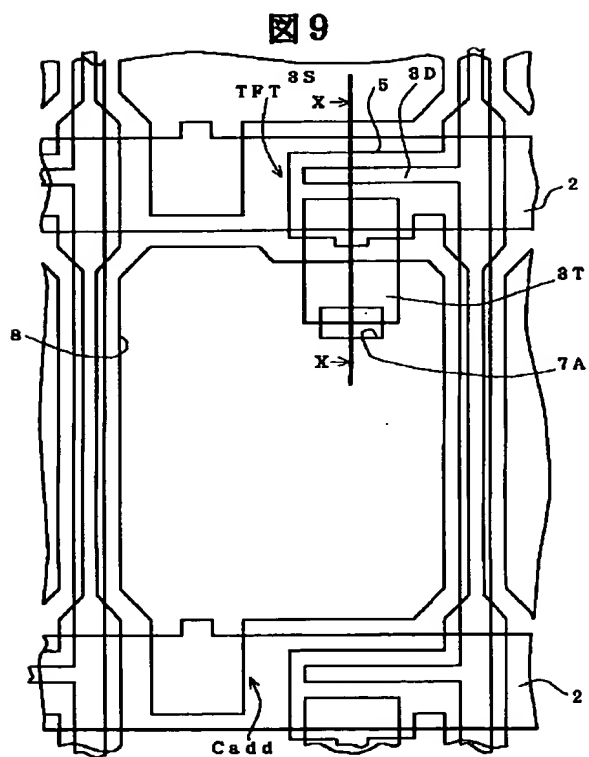
【図7】



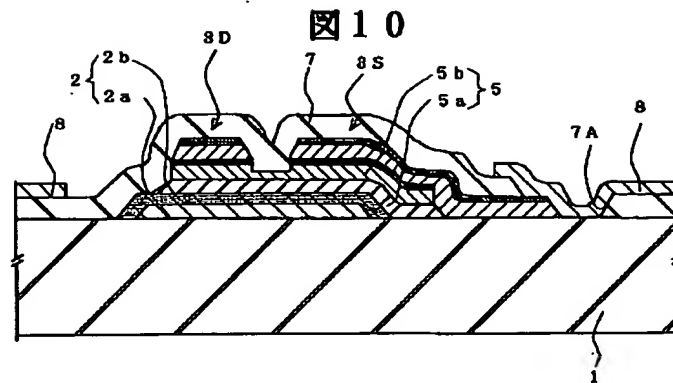
【図8】



【図9】



【図10】



【手続補正書】

【提出日】平成10年2月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0034

【補正方法】変更

【補正内容】

【0034】この場合、映像信号線3、ドレイン電極3D、およびソース電極3Sは、フォトリソグラフィ技術による選択エッチングの際のエッチング液として、CrのとMoとの合金膜3bのエッチング液（硝酸第二セリウムアンモニウム系混合液）を用いるのみで、所定のパターンに形成することができる。すなわち、ITO膜3bのエッチング液、およびCrとMoとの合金膜3aの各エッチング液をそれぞれ順次使用する必要がないという効果を奏する。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0070

【補正方法】変更

【補正内容】

【0070】この場合の選択エッチングの際のエッチング液としては、CrのとMoとの合金膜3bエッチング液（硝酸第二セリウムアンモニウム系混合液）を用いるのみで、所定のパターンに形成することができる。特に、ITO膜3bのエッチング液、およびCrとMoとの合金膜3aの各エッチング液をそれぞれ順次使用する必要がなくなる。

【手続補正3】

【補正対象書類名】図面

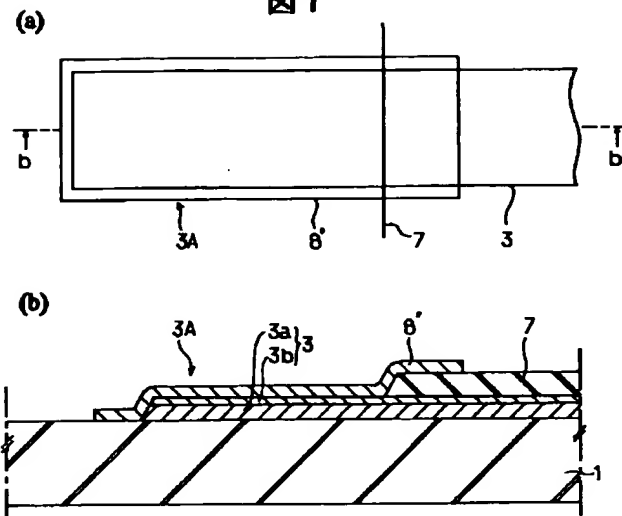
【補正対象項目名】図7

【補正方法】変更

【補正内容】

【図7】

図7



【手続補正4】

【補正対象書類名】図面

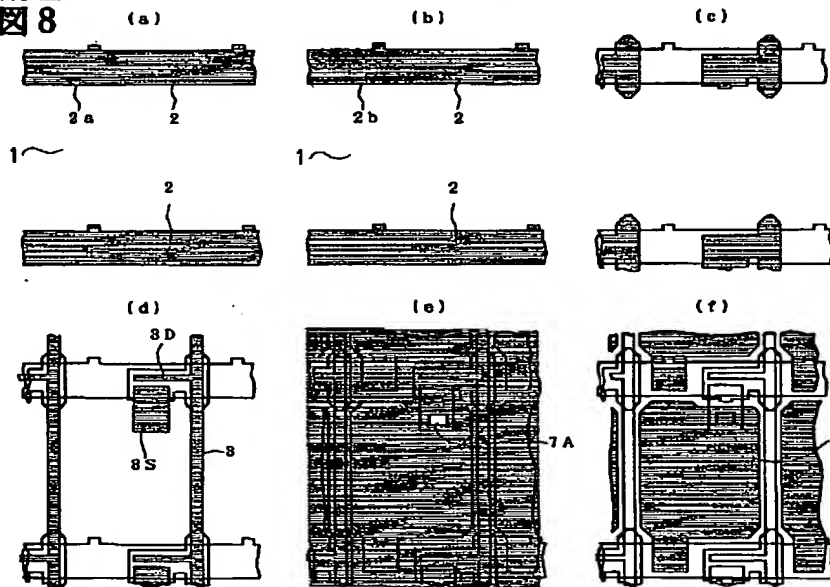
【補正対象項目名】図8

図8

【補正方法】変更

【補正内容】

【図8】



【手続補正5】

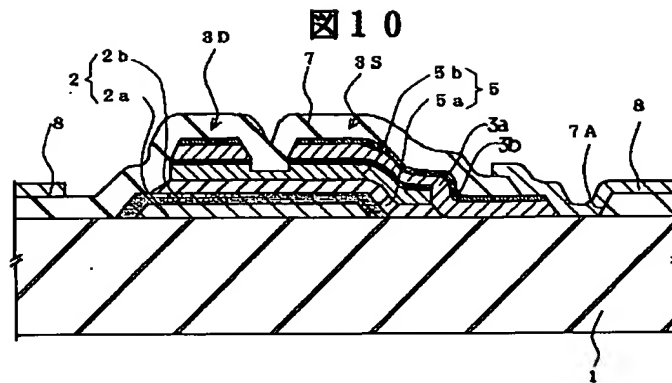
【補正対象書類名】図面

【補正対象項目名】図10

【補正方法】変更

【補正内容】

【図10】



フロントページの続き

(51)Int. Cl.⁶

識別記号

F I

H 0 1 L 29/78

6 1 6 V

(72)発明者 金子 寿輝

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 天野 智

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 高野 隆男

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 大原 和博

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 島倉 剛毅

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 肥田 宏之

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 安生 健二

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 有吉 知幸

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 合田 貴博

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 堀井 寿一

千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内